

KOREAN PATENT ABSTRACTS

(11)Publication number: 1020020088056 A
 (43)Date of publication of application: 25.11.2002

(21)Application number: 1020020026425
 (22)Date of filing: 14.05.2002
 (30)Priority: 14.05.2001 US2001 855391

(71)Applicant: SHARP CORPORATION
 (72)Inventor: HSU SHENG TENG
 MAA JER-SHEN
 ONO YOSHI
 TWEET DOUGLAS JAMES
 ZHANG FENG YAN

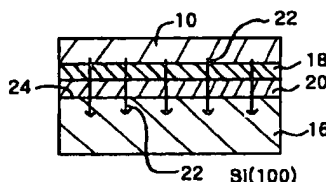
(51)Int. Cl. H01L 21/24

(54) DEVICE INCLUDING AN EPITAXIAL NICKEL SILICIDE ON (100) Si OR STABLE NICKEL SILICIDE ON AMORPHOUS Si AND METHOD OF FABRICATING THE SAME

(57) Abstract:

PURPOSE: A device including an epitaxial nickel silicide on (100) Si or stable nickel silicide on amorphous Si and a method of fabricating the same are to provide a single-crystal NiSi₂ on (100) Si without the formation of silicide faceting along the plane into the Si substrate.

CONSTITUTION: Nickel atoms(10) diffuse through the interlayer(18) on a (100) silicon substrate(16), thereby causing uniform growth of a single crystal nickel silicide(20) on the silicon substrate. The nickel atoms diffuse through the cobalt/nickel/silicon alloy film formed from the reaction of the cobalt interlayer with the nickel and the silicon, and reach the silicon interface without any preference, i.e., without any predetermined orientation. In other words, the nickel atoms diffuse in a direction(22) that is perpendicular to the planar surface(24) of the silicon substrate(16). This causes the uniform growth of the single crystal nickel silicide(20).



copyright KIPO 2003

Legal Status

Date of request for an examination (20020514)
 Notification date of refusal decision ()
 Final disposal of an application (registration)
 Date of final disposal of an application (20040909)
 Patent registration number (1004575010000)
 Date of registration (20041108)
 Number of opposition against the grant of a patent ()
 Date of opposition against the grant of a patent ()
 Number of trial against decision to refuse ()
 Date of requesting trial against decision to refuse ()

(19) 대한민국특허청 (KR) (12) 공개특허공보 (A)

(51) 。 Int. Cl. ⁷
H01L 21/24

(11) 공개번호 특2002 - 0088056
(43) 공개일자 2002년11월25일

(21) 출원번호 10 - 2002 - 0026425
(22) 출원일자 2002년05월14일

(30) 우선권주장 09/855,391 2001년05월14일 미국 (US)

(71) 출원인 샤프 가부시기가이샤
일본 오사까후 오사까시 아베노꾸 나가이쵸 22방 22고

(72) 발명자 마저센
미국워싱턴주98683밴쿠버사우스이스트솔로몬루프1511
트위트더글라스제임스
미국워싱턴주98607카마스노스웨스트달리아드라이브3521
오노요시
미국워싱턴주98607카마스노스웨스트24번서클2526
장평안
미국워싱턴주98683밴쿠버사우스이스트32번가16804
슈셴탕
미국워싱턴주98607카마스노스웨스트트루트코트2216

(74) 대리인 하상구
하영욱

심사청구 : 있음

(54) (100)실리콘 상의 에피택시얼 니켈 실리사이드 또는비결정 실리콘 상의 안정된 니켈 실리사이드를 포함하는소자 및 그 제조방법

요약

집적회로소자 및 그 제조방법은, 코발트 삽입층을 보유하면서 조립된 (100)실리콘 또는 비결정 실리콘상의 안정된 니켈 실리사이드 에피택시얼 니켈 실리사이드를 포함한다. 제1 실시방법은, 실리콘화 반응에 앞서 코발트 (Co) 경계면층을 니켈과 실리콘 사이에 증착하는 단계를 포함한다. 코발트 삽입층은 코발트 삽입층이 니켈 및 실리콘과 반응하여 형성된 코발트/니켈/실리콘 합금층을 통과하는 니켈 원자의 자속을 조정하여 니켈원자가 동일한 속도로, 즉 배향우선없이 실리콘 경계면에 도달하게 하여 균일한 니켈 실리사이드층을 형성한다. 니켈 실리사이드는 균일한 결정의 니켈 디실리사이드를 형성하기위해 어닐링 될 수도 있다. 따라서, (100)실리콘 또는 비결정 실리콘상의 단결정 니켈 실리사이드가 획득되고, 니켈 실리사이드는 향상된 안정성을 보유하여 초박형 접합소자에 사용될 수도 있다.

대표도

도 4

명세서

도면의 간단한 설명

도 1은 부드러운 니켈 - 실리콘 경계면을 보유하고 있는, (100)실리콘 상에 점차적으로 부착한 종래기술의 단결정 니켈 디실리사이드막의 개략도;

도 2는 (111)면을 따른 마면을 나타내는, (100)실리콘 상에 점차적으로 부착한 종래기술의 단결정 니켈 디실리사이드막의 개략도;

도 3은 종래기술의 실리콘기판의 (111)면을 따라 확산하여 마면이 형성되는 종래기술의 니켈원자의 개략도;

도 4는 (100)실리콘 기판상에서 본 발명의 코발트 삽입층과 니켈 및 실리콘의 반응에 의해 형성된 코발트/니켈/실리콘 합금막을 통과하여 확산함에 따라 실리콘 기판상에 단결정 니켈 실리사이드가 균일하게 육성되는 니켈원자의 개략도;

도 5는 600℃에서 6초동안 어닐링 한 후, 코발트를 첨가한 니켈실리사이드막의 고해상도 X레이 회절패턴을 나타내는 도면;

도 6은 700℃에서 6초동안 어닐링 한 후, 코발트를 첨가한 니켈실리사이드막의 고해상도 X레이 회절패턴을 나타내는 도면;

도 7은 850℃에서 6초동안 어닐링 한 후, 코발트를 첨가한 니켈실리사이드막의 고해상도 X레이 회절패턴을 나타내는 도면;

도 8은 대략 600℃ 이상의 온도에서 시트저항이 증가하는, 종래기술의 니켈막으로 형성된 니켈 실리사이드의 시트저항 ;

도 9는 어닐링 온도에서 시트저항이 감소하고 있는, 니켈 - 실리콘 경계면에서 니켈막과 코발트에 의해 형성된 니켈 실리사이드의 시트저항을 나타내는 도면;

도 10은 어닐링 온도에서 시트저항이 감소하고 있는, 2개의 니켈층 사이에 끼워진 코발트층을 보유하는 니켈막으로부터 형성된 니켈 실리사이드의 시트저항을 나타내는 도면;

도 11은 코발트 삽입층이 없는 비결정 실리콘상에 증착된 종래기술의 니켈막에 대한 어닐링 온도를 변화시킨 시트저항을 나타내는 도면;

도 12는 비결정 실리콘상의 2개의 니켈막에 끼워진 코발트를 포함하는 막에 대한 어닐링 온도를 변화시킨 시트저항을 나타내는 도면;

도 13은 비결정 실리콘상의 니켈 - 실리콘 경계면에서 코발트를 포함하는 막에 대한 어닐링 온도를 변화시킨 시트저항을 나타내는 도면;

도 14는 어닐링 온도의 상승에 따라 전류의 증가가 관측되고 있는, N+/P 접합에 대하여 코발트 삽입층 없이 니켈 실리사이드를 형성한 후, 종래기술의 초박형 접합에서 측정된 역방향 바이어스 접합 누설 전류량을 나타내는 도면;

도 15는 어닐링 온도의 상승에 따라 전류의 증가가 관측되고 있는, P+/N 접합에 대하여 코발트 삽입층 없이 니켈 실리사이드를 형성한 후, 초박형 접합상에서 측정된 종래기술의 역방향 바이어스 접합 누설 전류량을 나타내는 도면;

도 16은 니켈실리사이드는 코발트와 니켈막이 순차적으로 증착되어 형성되어 있고, 막이 850℃까지 낮은 누설 전류량을 나타내고 있는, 초박형 N+/P접합상에서 측정된 역방향 바이어스 접합 누설 전류량을 나타내는 도면;

도 17은 니켈실리사이드는 코발트와 니켈막이 순차적으로 증착되어 형성되어 있고, 코발트 삽입층없이 형성된 종래기술의 니켈 실리사이드막과 비교하여 막이 감소된 누설 전류량을 나타내고 있는, 초박형 P+/N접합상에서 측정된 역방향 바이어스 접합 전류 누설량을 나타내는 도면; 및

도 18은 본 발명의 방법을 나타내는 흐름도이다.

발명의 상세한 설명

발명의 목적

발명이 속하는 기술 및 그 분야의 종래기술

본 발명은 고성능의 상보형 금속산화반도체(CMOS) 및/또는 초박형 소스/드레인 금속산화반도체(MOS) 트랜지스터, 특히 (100)실리콘 상의 에피택셜 니켈 실리사이드 또는 비결정 실리콘 상의 안정된 니켈 실리사이드를 포함하고, 코발트를 실리사이드의 제조시에 삽입층으로서 사용하는 집적회로소자, 및 그 제조방법에 관한 것이다.

티타늄 실리사이드 및 코발트 실리사이드는 각각 금속산화반도체(MOS) 트랜지스터를 생산하기 위한 실리사이드 제조 공정에서 현재 사용되어지고 있다. 티타늄 실리사이드는, 폴리실리콘 선포이 줄어들 때 실리사이드를 저저항률 C54 페이즈로의 전환이 곤란하다는 단점이 있다. 코발트 실리사이드는 코발트 디실리사이드로 전환하는 실리콘(Si) 소비율이 높다는 단점이 있다. 게다가, 접합깊이의 감소는 실리사이드층과 실리콘 활성층 사이에 초평탄 경계면을 필요로 한다.

니켈 실리사이드는, CoSi_2 형성하기 위해 코발트(Co)의 Å 당 3.64 Å을 소비하는데 반하여, 니켈 모노실리사이드(NiSi)는 니켈(Ni)의 Å 당 Si를 1.83 Å만을 소비하기 때문에 초박형 접합분야에 보다 적합하다. 게다가, 에피택시얼 실리사이드는 입자로부터의 임의의 프리튜베이션(preturbation)이 부족하기 때문에 박형 접합에 대하여 이상적인 재료이고, 높은 열안정성과 낮은 열저항성, 그리고 경계면 사이의 장력이 높다는 장점이 있다. 그러나, NiSi는 700℃ 이상의 온도에서는 안정적이지 않다. 특히, NiSi는 실리콘과 더 반응하여 NiSi_2 로 변환되고, 고온에서 덩어리지며, 필름에 의해 아리랜드로 절연된다. 이후 진행될 집적회로(IC) 공정은 고온을 필요로 하기 때문에, 대략 800℃ 이상의 온도에서 안정적일 수 있는 초박형 접합에 의한 실리사이드의 제조방법을 설립하는 것이 중요하다.

니켈 실리사이드의 열안정성을 향상시키기 위해 플라티늄(Pt)을 첨가하는 것이 논의되고 있다. 그러나, 프라티늄을 첨가함으로써 N형 - 실리콘에 전기적인 결합이 발생하는 것이 관찰되었다. 이리듐(Ir)을 니켈 실리사이드에 첨가하면 850℃의 온도까지 니켈 실리사이드의 안정성이 향상되는 것이 관찰되었다. 게다가, 40nm의 초박형 접합에 있어서 양호한 접합밀도가 입증되었다. 그러나, 이리듐은 에칭공정동안에 쉽게 에칭되지 않기 때문에 에피택시얼 니켈 디실리사이드의 제조공정에는 사용되어지지 않았다.

종래 기술 실리사이드의 단점에 의하면, (100)실리콘 상에 에피택시얼 니켈 디실리사이드를 형성할 수 있는 방법이 요구된다. 향후, 에피택시얼 실리사이드가 박형접합을 보유하는 소자에 사용되는 것이 바람직하다는 것이 일반적이다. 일반적으로 에피택시얼 실리사이드 필름은 실리콘 경계면에 대하여 매우 부드러운 실리사이드를 보유한다. 입자 경계층의 결핍에 의해, 이들 필름은 높은 열안정성과 낮은 저항율을 갖는다.

코발트 디실리사이드와 실리콘 사이의 라티스 미스매치(lattice mismatch)는 단지 -1.4%이다. 니켈 디실리사이드와

실리콘 사이의 라티스 미스매치는 단지 -0.4%이다. 단결정 니켈 디실리사이드는, 실리콘 상에 니켈을 증착한 후, 고온에서 피름을 어닐링함으로써 (111)실리콘상에 형성될 수 있다고 알려져있다. 실리사이드와 (111)실리콘 사이의 경계면은 매우 도 1에서와 같이 매우 부드럽다. 그러나 니켈 디실리사이드를 (100)실리콘 상에 증착하면, (111)면을 따라 심각한 마면이 관찰되는 것이 공보되었다. 실리사이드와 (100)실리콘의 개략적인 경계면을 도 2에 나타낸다.

(100)실리콘 상의 NiSi_2 의 적층성장에 있어서 마면을 피하기 위한 방법이 공보되었다. 이 방법은 니켈과 실리콘의 공동증착을 필요로한다. 따라서 실리사이드의 선택적인 형성이 달성될 수 없다. 따라서, 이 기술을 소형소자 제조공정에서 수행하기 곤란하다.

따라서, 초소형 소자형태를 갖는 소자의 제조를 위한 표준 선택 실리사이드 공정에 사용가능한, (100)실리콘상에 단결정 NiSi_2 를 형성하기위한 방법이 필요하다.

발명이 이루고자 하는 기술적 과제

본 발명은 (100)실리콘상에 에피택시얼 니켈 실리사이드, 또는 비결정 실리콘상에 안정된 니켈 실리콘을 포함하는 집적회로소자 및 이를 제조하는 방법을 제공한다. 특히, 상기 방법은 실리콘화반응에 앞서서 니켈과 실리콘 사이에 코발트(Co) 경계면층을 증착하는 단계를 포함한다.

코발트 경계층을 니켈 및 실리콘과 반응시켜서 형성된 코발트/니켈/실리콘 합금막은, 경계층을 통과하는 니켈의 자속을 조정하여 니켈 원자들을 동일한 속도로, 즉 배향우선(orientation preference) 없이 실리콘 경계면에 도달시켜 니켈 실리사이드의 균일층을 형성한다. 따라서, (100)실리콘 비결정 실리콘상의 단결정 니켈 실리사이드는 니켈실리사이드가 획득되고, 니켈 실리사이드는 향상된 안정성을 가지며, 초박형 접합소자에 사용될 수도 있다.

따라서, 본 발명의 목적은 실리콘 기판내에 (111)면을 따라 실리사이드 마면을 형성하지 않으면서 (100)실리콘 상에 단결정 NiSi_2 를 제공하는데 있다.

본 발명의 다른 목적은, 향후 IC제조공정에 적합하고, 실리사이드의 선택적 형성을 가능하게 하며, 저비용이면서 도통이 간단한 니켈 실리사이드 제조공정을 제공하는데 있다.

본 발명의 또 다른 목적은, 접합밀도와 800°C 이상의 온도에서 실리사이드 층의 안정성을 유지하면서, 40nm 이하의 접합깊이를 보유하는 초박형 접합에 사용하기 위한 니켈 실리사이드막을 제공하는데 있고, 여기에서 코발트는 실리사이드층에 병합된다.

발명의 구성 및 작용

도 1은, 부드러운 경계면을 보유하는, (111)실리콘상에 점차적으로 부착된 종래기술의 단결정 니켈 디실리사이드막의 개략도이다.

도 2는 (111)면을 따른 마면을 나타내는, (100)실리콘 상에 점차적으로 부착된 종래기술의 단결정 니켈 디실리사이드막의 개략도이다.

본 발명은 비결정 또는 (100)실리콘 상에 부드러운 실리사이드/실리콘 경계면을 보유하는 에피택시얼 니켈 디실리사이드(NiSi_2)의 제조방법을 제공한다. 본 발명은 실리콘화반응 전에 니켈(Ni)과 실리콘(Si) 사이의 경계면에 코발트를 첨가하는 단계를 포함한다. 이러한 방법으로 단결정 니켈 실리사이드가 획득된다. 이 방법은 종래기술을 초과하여 니켈 실리사이드의 향상된 안정성 제공하고, 40nm 이하의 깊이를 갖는 접합과 같은 초박형 접합의 제조에 기여한다.

본 출원인은 실리사이드/실리콘 경계면에서의 마면은 열역학이 아닌 역학에 의해 제어된다고 확신한다. 따라서, 출원인은 부드러운 경계면은 니켈(Ni) 원자와 핵의 확산과 NiSi_2 페이즈의 육성을 조정함으로써 얻어진다고 확신한다. 특히, 본 발명의 방법은 삽입층을 추가하는 단계를 포함하여, 삽입층을 통과하는 니켈원자의 플럭스를 조정한다. 삽입층은 니켈원자를 실리콘 경계면에 균일한 속도로 도달하게 하고 균일한 속도로 실리콘과 반응시켜 균일한 니켈 실리사이드층을 형성하게 해준다. 이는 도 3과 4에서 설명된다.

도 3은 실리콘 기판(16)의 (111)면을 따라 확산된, 즉 실리콘 기판(16)의 평탄면에 대하여 예각으로 확산된 종래기술의 니켈원자의 개략도이고, 따라서 마면이 형성된다. 보다 상세하게 설명하면, 니켈원자(10)는 (111)면(12)을 따라 확산하여 실리콘 기판(16)내에 마면(14)을 형성한다.

도 4는 (100)실리콘 기판(16)상에 본 발명의 삽입층(18)을 통과하여 확산하는 니켈원자(10)의 개략도이고, 따라서 실리콘 기판(16)상에 단일 결정 니켈 실리사이드(20)가 균일하게 육성된다. 니켈원자는 코발트 삽입층을 니켈과 실리콘에 반응시켜 생성된 코발트/니켈/실리콘 합금막을 통과하여 확산하여, 우선순위 없이, 즉 선배향되는 일 없이 실리콘 경계면에 도달한다. 즉, 니켈원자는 실리콘 기판(16)의 평탄면에 대하여 수직인 일방향(22)으로 확산한다. 도 4에 나타난 소자를 형성하기 위한 제조단계를 이하에 상세히 설명한다.

단결정 형성을 확인하기 위해, 출원인은 공동 - 도포된 니켈 실리사이드막상에서 고해상도 X레이 회절작업을 수행하였다. 그 결과, 단결정 실리콘기판에 대하여 밀착된 고품질의 단결정막이 형성되었다.

도 5는 600℃에서 6분간 어닐링처리한 후에 코발트를 첨가한 니켈 실리사이드막의 고해상도 X레이 회절(HRXRD) 패턴을 나타낸다. 세로좌표는 회수/초(count/sec)를 나타내고 가로좌표는 2데타(Theta)를 나타낸다. 증착막은 실리콘기판상의 코발트층을 포함하고, 코발트층의 두께는 대략 14Å이었다. 두께 69Å의 니켈층이 코발트층에 증착되었다. 그 다음 이들 2개의 층은 600℃의 온도에서 6분간 어닐링처리를 받아 니켈 실리사이드막을 형성한다. HRXRD패턴에 나타난 바와 같이, 디실리사이드 페이즈는 약 600℃에서 형성되었다.

도 6은 700℃에서 6분간 어닐링 처리한 후에 코발트를 첨가한 니켈 실리사이드막의 고해상도 X레이 회절패턴을 나타낸다. 세로좌표는 회수/초를 나타내고 가로좌표는 2데타(Theta)를 나타낸다. 증착막은 실리콘기판상의 코발트층을 포함하고, 코발트층의 두께는 대략 16Å이었다. 두께 69Å의 니켈층이 코발트층에 증착되었다. 그 다음 이들 2개의 층은 700℃의 온도에서 6분간 어닐링처리를 받아 니켈 실리사이드막을 형성한다. HRXRD패턴에 나타난 바와 같이, 니켈 실리사이드막은 700℃에서 어닐링 처리된 후에 양호한 막결정 특성을 나타낸다.

도 7은 850℃에서 6분간 어닐링 처리한 후에 코발트를 첨가한 니켈 실리사이드막의 고해상도 X레이 회절패턴을 나타낸다. 도 7에서, 세로좌표는 회수/초를 나타내고 가로좌표는 2데타(Theta)를 나타낸다. 증착막은 실리콘기판상의 코발트층을 포함하고, 코발트층의 두께는 대략 16Å이었다. 두께 69Å의 니켈층이 코발트층에 증착되었다. 그 다음 이들 2개의 층은 850℃의 온도에서 6분간 어닐링처리를 받아 니켈 실리사이드막을 형성한다. HRXRD패턴에 나타난 바와 같이, 니켈 실리사이드막은 700℃ 이상의 어닐링 온도에서 종래기술의 막결정특성보다 우수한 막결정 특성을 나타낸다. 특히, 이 도 7은 고품질의 디실리사이드와, 실리사이드와 실리콘 사이의 경계면이 비교적 부드러움을 나타낸다. 낮은 어닐링온도에서의 단결정막은 도 5 및 도 6에 나타난 바와 같이 된다. 그러나, 이들 필름들의 막결정특성은 도 7에 나타난 막 특성보다는 좋지 않다. 보다 상세하게, 도 5에 있어서, 대략 70의 2Theta에서의 피크는 대략 초당 4,000개이고, 도 6에서는 초당 10,000개, 도 7에서는 초당 30,000개 정도이다.

또한, 향상된 결정품질을 보유하는 소자를 제공하기 위해, X레이 회절결과는 니켈-실리콘 경계면에 코발트 삽입층이 제공되는 것이 바람직함을 나타낸다. 다른 실시예에 있어서, 코발트는 니켈막 자체에 제공될 수도 있다. 출원인은, 코발트가 니켈막의 중간에 위치되면, 결정품질이 코발트가 실리콘 경계면에 증착된 막에 있어서의 결정품질보다 좋지 않다는 사실을 발견하였지만, 이러한 막 역시 코발트 삽입층없이 제조된 종래 니켈 실리사이드막과 비교하여 향상된 결정특성을 갖는다. 특히, 이들 결과는 어닐링 온도를 변화시키는, 실리사이드 시트저항을 나타내는 도면에 의해 확인된다.

도 8은 종래기술의 니켈막으로부터 형성되고, 코발트 삽입층이 없이 제조된 니켈실리사이드의 시트저항을 나타내고, 시트저항은 대략 600℃ 이상의 어닐링 온도에 따라 증가한다. 실리사이드는 실리콘 기판상에 위치한 85Å의 두께의 니켈막으로부터 형성된다. 이 도면에 있어서, 세로좌표는 옴/스퀘어인 시트저항이고, 가로좌표는 섭씨의 급열 어닐링(RTA) 온도이다.

도 9는 니켈-실리콘 경계면에 위치한 코발트를 이용하여 니켈막으로부터 제조된 니켈 실리사이드막의 시트저항을 나타내고, 시트저항은 어닐 온도의 증가에 따라 감소한다. 실리사이드는 실리콘 기판상에 증착된 14Å 두께의 코발트막과, 코발트막에 순차적으로 증착된 69Å 두께의 니켈막으로부터 형성되었다. 그 후 막은 어닐링 처리된다. 이 소자의 열 안정성은 종래 기술을 초과하여 향상된다. 특히, 시트저항은 대략 400℃ 이상의 어닐링 온도에 따라 감소하고, 850℃ 이상의 어닐링 온도에서 낮게 유지된다. 이 도면에 있어서, 세로좌표는 옴/스퀘어인 시트저항이고, 가로좌표는 섭씨로 나타낸 급열 어닐링(RTA) 온도이다.

도 10은 2개의 니켈층 사이에 끼어진 코발트층으로부터 제조된 니켈 실리사이드막의 시트저항을 나타내고, 시트저항은 어닐 온도의 증가에 따라 감소한다. 실리사이드는 실리콘 기판상에 증착된 대략 40Å 두께의 제1 니켈막, 제1 니켈막상에 증착된 16Å 두께의 코발트막, 및 실리콘 기판상에 증착된 대략 29Å 두께의 제2 니켈막으로부터 형성되었다. 그 후 막은 대략 6초동안 어닐링 처리된다. 이 막의 열 안정성 역시 종래 기술을 초과하여 향상된다. 특히, 시트저항은 대략 500℃ 이상의 어닐링 온도에 따라 감소하고, 850℃ 이상의 어닐링 온도에서 낮게 유지된다. 이 도면에 있어서, 세로좌표는 옴/스퀘어인 시트저항이고, 가로좌표는 섭씨로 나타낸 급열 어닐링(RTA) 온도이다. 니켈막의 중간에 코발트를 첨가함으로써 막의 안정성이 향상되지만, 막의 결정성을 향상하지는 않는다. 따라서, 실리콘 경계면에 위치한 코발트막이 본 발명의 바람직한 방법이다.

본 발명은 니켈 실리사이드 및 그 제조방법을 제공하고, 이는 비결정 실리콘 상에 사용가능하며 또한 적합하다. 도 11에서 도 13에 있어서, 비결정 실리콘은 저압 화학기상증착(LPCVD)법에 의해 열산화물상에 증착되었다. 그 결과, 비결정 실리콘상에, 제조시 코발트 삽입층을 사용하지 않는 종래기술의 니켈 실리사이드의 열안정성은 매우 좋지 않다. 특히, 600℃의 어닐링 온도에서도 시트저항의 상당한 증가가 보여진다. 그러나, 본 발명의 코발트 삽입층의 첨가에 의해 니켈 실리사이드의 열안정성이 매우 향상된다.

도 11은 코발트 삽입층을 사용하지 않고 비결정 실리콘상에 증착된 종래기술의 니켈막에 대하여 어닐링 온도를 변화시킨 시트저항을 나타낸다. 대략 600℃ 이상의 온도에서 시트저항의 상당한 증가가 검지된다. 이 도면에 있어서, 세로좌표는 옴/스퀘어인 시트저항이고, 가로좌표는 섭씨로 나타낸 급열 어닐링(RTA) 온도이다.

도 12는 2개의 니켈막 사이에 끼워진 코발트를 포함하는 막에 대하여 어닐링 온도를 변화시킨 시트저항을 나타낸다. 대략 600℃ 이상의 온도에서 시트저항의 감소가 검지된다. 게다가, 대략 12옴/스퀘어가 검출된 시트저항은, 종래기술의 실리사이드막에 대한 도 11에 나타난 바와 같이 대략 100옴/스퀘어의 시트저항보다 매우 낮다. 도 12에 있어서, 세로좌표는 옴/스퀘어인 시트저항이고, 가로좌표는 섭씨로 나타낸 급열 어닐링(RTA) 온도이다.

도 13은 비결정 실리콘상의 니켈 실리콘 경계면에 위치한 코발트를 포함하는 막에 대하여 어닐링 온도를 변화시킨 시트저항을 나타낸다. 대략 600℃ 이상의 온도에서 시트저항의 감소가 감지된다. 게다가, 대략 12옴/스퀘어가 검출된 시트저항은, 종래기술의 실리콘사이드막에 대한 도 11에 나타난 바와 같이 대략 100옴/스퀘어의 시트저항보다 매우 낮다. 이 도면에 있어서, 세로좌표는 옴/스퀘어인 시트저항이고, 가로좌표는 섭씨로 나타낸 급열 어닐링(RTA) 온도이다.

본 발명의 니켈 실리콘사이드막 및 그 제조방법은 초박형 접합에 사용가능하다. 대략 40nm 이하의 접합 깊이를 보유하는 초박형 접합은 플라즈마 도핑기술에 의해 형성되었다. N+/P 접합은 PH₃/He의 가스혼합을 사용하여 형성되었다. P+/N 접합은 B₂H₆/H₂의 가스혼합을 사용하여 형성되었다. 활성화는 2단계의 RTA 어닐에 의해 활성화되고, 재결정화는 대략 800℃에서 수행되었고, 그 후 1050℃에서 스파이크 어닐이 수행되었다. 접합깊이는 제2 이온 질량분광법(SIMS)에 의해 대략 40nm이다. 니켈 및 코발트는 전자빔(e-beam) 증발에 의해 증착된다. 증착된 코발트막의 두께는 14Å~20Å의 범위내에 있다. 니켈막 두께는 25Å~130Å의 범위내에 있다. 그 후, 실리콘사이드가 대략 550℃에서 RTA에 의해 형성되었다. 도 14~17에 나타난 분포는 13VI에서 100μm × 100μm의 면적에 실리콘사이드를 형성한 후 초박형 접합 상에서 측정된 역바이어스 접합 누설 전류를 나타낸다.

도 14는 N+/P 다이오드 접합에 대한 니켈 실리콘사이드를 형성한 후 초박형 접합상에서 측정된 종래기술의 역바이어스 접합 누설 분포를 나타내고, 어닐온도의 상승에 따라 전류의 증가가 관측된다. 실리콘사이드는 대략 68Å의 두께를 보유하는 니켈막으로부터 형성되었다. RTA단계는 550℃, 650℃, 750℃, 800℃, 및 850℃의 온도에서 각각 60초동안 연속적으로 수행되었다. RTA 온도에 따라 상당한 전류의 증가가 관측되었다.

도 15는 P+/N 다이오드 접합에 대한 니켈 실리콘사이드를 형성한 후 초박형 접합상에서 측정된 종래기술의 역바이어스 접합 누설 분포를 나타내고, 어닐온도의 상승에 따라 전류의 증가가 관측된다. 실리콘사이드는 대략 68Å의 두께를 보유하는 니켈막으로부터 형성되었다. RTA단계는 550℃, 650℃, 750℃, 800℃, 및 850℃의 온도에서 각각 60초동안 연속적으로 수행되었다. RTA 온도에 따라 상당한 전류의 증가가 관측되었다.

도 16는 초박형 N+/P 접합상에서 측정된 역바이어스 접합 누설 분포를 나타내고, 니켈 실리콘사이드는 실리콘 기판상에 코발트 및 니켈막을 순차적으로 증착하여 형성되었으며, 이 막은 850℃까지 낮은 누설 전류를 나타낸다. 대략 14~16Å의 두께를 보유한 코발트막이 실리콘 경계면에 증착되었다. 니켈막 두께는 대략 69Å이었고, 코발트막상에 증착되었다. RTA단계는 550℃, 650℃, 750℃, 800℃, 및 850℃의 온도에서 각각 60초동안 연속적으로 수행되었다. 시트저항은 850℃에서 30분간 어닐한 후에도 9옴/스퀘어 아래에서 유지된다. 시트저항은 점차적으로 증가하는 값으로 나타났지만, 코발트 삽입층을 사용하지 않고 실리콘사이드 및 니켈만으로 제조된 종래기술의 소자로부터 3등급정도가 향상되었다.

도 17은 초박형 P+/N 접합상에서 측정된 역바이어스 접합 누설 분포를 나타내고, 니켈 실리콘사이드는 코발트 및 니켈막을 순차적으로 증착하여 형성되었으며, 이 막은 종래기술의 니켈 실리콘사이드막에 비교하여 감소된 누설 전류량을 나타낸다. 코발트막은 대략 14~16Å의 두께를 보유하였고 실리콘 경계면에 증착되었다. 니켈막 두께는 대략 69Å이었고, 코발트막상에 증착되었다. 그 후, 이 막이 어닐되었다. RTA단계는 550℃, 650℃, 750℃, 800℃, 및 850℃의 온도에서 각각 60초동안 연속적으로 수행되었다. 시트저항은 850℃에서 30분간 어닐한 후에도 9옴/스퀘어 아래에서 유지된다. P+/N접합에 대하여 대략 85℃까지 낮은 누설이 입증되었다.

도 18은 본 발명의 제조방법을 나타내는 흐름도이다. 특히, 단계(28)는 실리콘 기판을 제공하는 단계를 포함한다. 실리콘 기판은 비결정 실리콘 기판 또는 (100) 배향 실리콘 기판을 포함한다.

단계(30)는 코발트와 니켈을 비결정 실리콘 또는 (100)실리콘 기판상에 증착하는 단계를 포함한다. 실시예에서, 니켈과 코발트의 증착은, 스퍼터링법과 증발법을 포함하는 물리기상증착법에 의해, 또는 유기금속 화학증착법을 포함하는 화학증착법에 의해 코발트막과 니켈막을 소스, 드레인, 및 소자의 폴리실리콘 영역상에 증착하는 단계를 포함한다. 특

히, 이 실시예에서, 단계 (30)는 코발트막을 실리콘 상에 증착하고 난 후, 니켈막을 코발트막상에 증착하는 단계를 포함한다. 일반적으로, 코발트막의 두께는 5~25Å의 범위내에 있다. 니켈층의 두께는 일반적으로 50~200Å의 범위내에 있다. 다른 실시예에서, 코발트와 니켈의 증착은 공동 - 스퍼터링 또는 코발트와 니켈의 공동 - 증발을 포함하거나, 니켈 - 코발트 대상물로부터 코발트 - 니켈막을 형성하도록 스퍼터링하는 것을 포함한다. 니켈내에 코발트의 원자%는 2%~15%의 범위내에 있다. 또 다른 실시예에 있어서, 단계 (30)는 2개의 니켈층 사이에 코발트층을 끼워넣는 구조를 만드는 단계를 포함한다. 이 실시예에서, 제1 니켈층이 실리콘상에 증착되고, 코발트층은 제1 니켈층상에 증착되며, 제2 니켈층은 코발트층상에 증착된다. 이 실시예의 한가지 예에 있어서, 대략 40Å의 두께를 보유하는 제1 니켈층은 실리콘 기판상에 증착되고, 16Å의 두께를 보유하는 코발트막이 제1 니켈막에 증착되며, 대략 29Å의 두께를 보유하는 제2 니켈막이 실리콘 기판상에 증착된다.

단계 (32)는 실리콘층상에 코발트와 니켈의 실리콘화를 포함한다. 실리콘화단계는, 300℃~900℃의 범위내의 온도에서 10초~2분 동안, 불활성 분위기 또는 니트로젠 분위기에서 일반적으로 수행된다. 매우 우수한 결정성을 가지는, 비 결정 또는 (100)실리콘상의 단결정 니켈 디실리사이드는 850℃에서 획득가능하다. 이 단계에의해 코발트가 혼합되어진 니켈 실리사이드층으로 된다. 즉, 니켈 디실리사이드 및 코발트 디실리사이드가 혼합가능하다. 니켈 디실리사이드 및 코발트 디실리사이드 모두 동일한 결정구조를 보유함으로써, (100)실리콘 상에 고품질 결정인 2개의 디실리사이드가 형성된다. 형성된 니켈 실리사이드층은 일반적으로 90~700Å 범위내의 두께를 보유하고, 원자%는 2~15%의 범위내에 있다.

본 발명의 방법은 일반적으로, 300~700℃ 범위내의 온도에서 10초~2분의 시간동안 실시된 급열 어닐단계를 포함한다. 급열 어닐단계가 600℃ 미만의 온도에서 실시되면, 실리사이드막을 어닐하는 제2 어닐 단계가 실시된다. 파라나 용액내에서 막을 에칭한 후에 일반적으로 실시되는 제2 어닐단계는 600℃이상의 온도에서 10초~2분 동안 실시된다.

단계 (34)는 황산 및 과산화수소로 이루어진 파라나 용액에서 일반적으로 수행되는 선택 에칭을 수행하는 단계를 포함한다. 각각의 에칭온도는 75~150℃인것이 일반적이다.

구체적인 공정예를 이하에 기술한다. 우선, 와이퍼의 전구금속(pre-metal)을 회석완충 HF용액에 20초간 침적시킨다. 두번째로, 이 와이퍼를 탈이온화 물로 세정하고 전자빔 증발실에 수용하기 전에 회전건조시킨다. 사용된 와이퍼는 무패턴의 P형 (100)와이퍼이다. 세번째로, 두께 15Å의 코발트막을 와이퍼상에 증발 또는 스퍼터링하여 증착시켰다. 네번째로, 두께 75Å의 니켈막을 코발트막상에 증발 또는 스퍼터링하여 증착시켰다. 다섯번째로, 니켈 및 코발트 막을 포함하는 상기 와이퍼 상에 RTA 어닐을 아르곤내에서, 350~500℃에서 60초간 실시하여, 와이퍼상에 코발트가 착화되어 있는 니켈 실리사이드를 형성하였다. 여섯번째로, 파라나 용액내의 선택적 에칭을 와이퍼상에 형성된 니켈 실리사이드 상에서 수행하였다. 일곱번째로, 와이퍼를 600~850℃에서 더 어닐링하여 니켈 실리사이드를 우수한 단결정성의 단결정 니켈 디실리사이드로 변환하였다. 시트저항은 4점프로브의 사용에 의해 결정된다. 막구조는 고해상도 모드의 필립스 분석용 X레이 회절시스템과, 단층투과 전자현미경에 의해 분석된다. 층성분은 러더포드 후방산란 분석기에 의해 분석된다.

요약하면, 니켈/실리콘 경계면에 코발트를 첨가함으로써 니켈 실리사이드의 열안정성이 상당히 향상되어진다. 이러한 처리는 초박형 접합의 소자의 제조에 매우 유용하다. 향상된 열안정성과 낮은 접합누설은, 고해상도 X레이 회절에 의해 증명된 매우 부드러운 경계면에 의해 기인한다.

이와 같이, 향상된 니켈 실리사이드 소자를 제조하는 방법 및 이를 내재하는 소자를 설명하였다. 이러한 소자의 제조방법과 바람직한 구조를 설명하였지만 청구항에 기재한 바와 같은 본 발명의 요지내에서 다양한 변형 및 개조가 가능하다.

발명의 효과

본 발명에 의하면, 실리콘 기판내에 (111)면을 따라 실리사이드 마면을 형성하지 않으면서 (100)실리콘 상에 단결정 NiSi_2 를 제공할 수 있다.

또한 초박형 IC제조공정에 적합하고, 실리사이드의 선택적 형성을 가능하게 하며, 저비용이면서 도통이 간단한 니켈 실리사이드의 제조공정을 제공할 수 있다.

(57) 청구의 범위

청구항 1.

실리콘 기판상에 니켈 실리사이드를 제조하는 방법으로서,

실리콘 기판을 준비하는 단계;

상기 실리콘 기판상에 코발트를 증착하는 단계;

상기 실리콘 기판상에 상기 코발트와 접촉하도록 니켈을 증착하는 단계; 및

상기 코발트와 상기 니켈을 어닐링하여, 상기 실리콘 기판상에 니켈 실리사이드를 형성하는 단계를 포함하는 것을 특징으로 하는 방법.

청구항 2.

제 1항에 있어서, 상기 실리콘 기판상에 코발트를 증착하는 단계는, 상기 실리콘 기판상에 코발트막을 직접 증착하는 단계를 포함하고, 상기 실리콘 기판 상에 니켈을 증착하는 단계는 상기 코발트막상에 니켈을 증착하는 단계를 포함하는 것을 특징으로 하는 방법.

청구항 3.

제 1항에 있어서, 상기 실리콘 기판상에 니켈을 증착하는 단계는 상기 실리콘 기판상에 제1 니켈막을 증착하는 단계를 포함하고, 상기 실리콘 기판상에 코발트를 증착하는 단계는 상기 제1 니켈막상에 코발트막을 증착하는 단계를 포함하며, 상기 실리콘 기판상에 니켈을 증착하는 단계는 상기 코발트막상에 제2 니켈막을 증착하는 단계를 더 포함하여, 상기 실리콘 기판상에 니켈 - 코발트 - 니켈층 구조를 형성하는 것을 특징으로 하는 방법.

청구항 4.

제 1항에 있어서, 상기 실리콘 기판상에 니켈을 증착하는 단계와, 상기 실리콘 기판상에 코발트를 증착하는 단계는 상기 실리콘 기판상에 코발트와 니켈을 동시에 공동증착하는 단계를 포함하여, 상기 실리콘 기판상에 니켈 - 코발트막을 형성하는 것을 특징으로 하는 방법.

청구항 5.

제 2항에 있어서, 상기 코발트막의 두께는 5~20Å의 범위내에 있고, 상기 니켈막의 두께는 25~200Å의 범위내에 있는 것을 특징으로 하는 방법.

청구항 6.

제 3항에 있어서, 상기 제1 니켈막의 두께는 25~200Å의 범위내에 있고, 상기 코발트막의 두께는 5~20Å의 범위내에 있으며, 상기 제2 니켈막의 두께는 25~200Å의 범위내에 있는 것을 특징으로 하는 방법.

청구항 7.

제 4항에 있어서, 상기 니켈 - 코발트막은 2~15 원자%의 코발트를 함유하는 것을 특징으로 하는 방법.

청구항 8.

제 1항에 있어서, 상기 코발트와 상기 니켈을 어닐링하는 단계는 300~700℃의 온도범위에서 10초~2분동안 실시하는 제1 어닐링 단계를 포함하고, 상기 제1 어닐링 단계가 600℃ 미만의 온도에서 실시될 때, 상기 코발트와 상기 니켈을 어닐링하는 단계는, 600℃ 이상의 온도에서 10초~2분 동안 실행하는 제2 어닐링 단계를 더 포함하는 것을 특징으로 하는 방법.

청구항 9.

제 8항에 있어서, 상기 실리콘화 어닐링 단계는 상기 니켈 실리사이드를, (111)면을 따라 상기 실리콘 기판속으로의 마면이 없는 단결정 니켈 디실리사이드로 전환하는 것을 특징으로 하는 방법.

청구항 10.

제 1항에 있어서, 상기 실리콘 기판은 비결정 실리콘 기판 및 (100)실리콘 기판으로 이루어진 군으로부터 선택되는 것을 특징으로 하는 방법.

청구항 11.

제 1항에 있어서, 상기 실리콘 기판은 40nm이하의 깊이를 보유하는 접합을 포함하는 것을 특징으로 하는 방법.

청구항 12.

제 1항에 있어서, 상기 코발트와 상기 니켈을 어닐링하여 상기 실리콘 기판상에 니켈 실리사이드를 형성하는 단계 동안, 상기 니켈의 상기 적어도 일부분이 상기 코발트 삽입층을 통과하여 확산하도록, 상기 코발트가 상기 니켈의 적어도 일부분과 상기 실리콘 기판 사이에 위치된 코발트 삽입층을 형성하는 것을 특징으로 하는 방법.

청구항 13.

실리콘 기판; 및

상기 실리콘 기판상에 위치되고, 코발트를 함유하고 있는 니켈 실리사이드;를 포함하는 것을 특징으로 하는 마이크로전자 소자.

청구항 14.

제 13항에 있어서, 상기 소자는 P+/N접합 및 N+/P접합으로 이루어진 군으로부터 선택된 접합인 것을 특징으로 하는 소자.

청구항 15.

제 13항에 있어서, 상기 소자는, 600℃ 이상의 온도에서 적어도 30분 동안 소자를 어닐링한 후, 13V에서 100 μ m × 100 μ m의 면적을 가로질러 측정하였을 때, 9옴/스퀘어 미만의 시트저항을 보유하는 것을 특징으로 하는 소자.

청구항 16.

제 13항에 있어서, 상기 니켈 실리사이드의 두께는 90~700Å의 범위내에 있고, 상기 코발트는 2~15%의 범위내의 코발트 원자를 상기 니켈 실리사이드에 함유하고 있는 것을 특징으로 하는 소자.

청구항 17.

제 13항에 있어서, 상기 니켈 실리사이드는 700℃ 이상의 온도에서 안정한 것을 특징으로 하는 소자.

청구항 18.

제 13항에 있어서, 상기 니켈 실리사이드는, (111)면을 따라 상기 실리콘 기판속으로의 마면이 없는 단결정 니켈 디실리사이드를 포함하는 것을 특징으로 하는 소자.

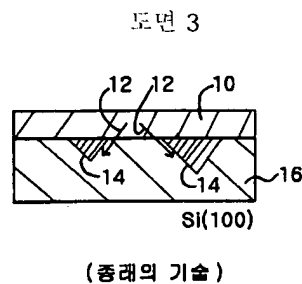
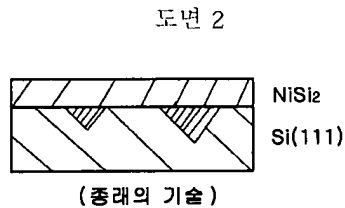
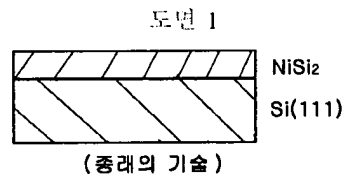
청구항 19.

제 13항에 있어서, 상기 실리콘 기판은 비결정 실리콘 기판 및 (100)실리콘 기판으로 이루어지는 군으로부터 선택되는 것을 특징으로 하는 소자.

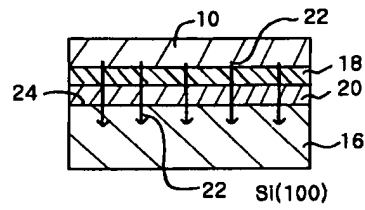
청구항 20.

제 14항에 있어서, 상기 접합은 깊이가 100nm 이하인 것을 특징으로 하는 소자.

도면

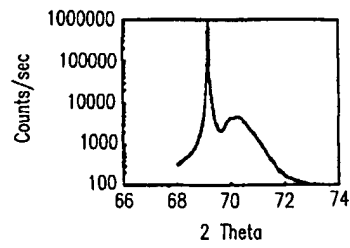


도면 4



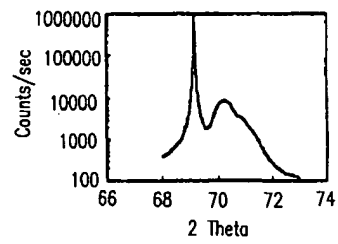
도면 5

600 °C에서 60초동안 RTA 한 후,
69Å Ni/14Å Co/Si 의
고해상도 X 레이 회절 패턴(HRXRD)



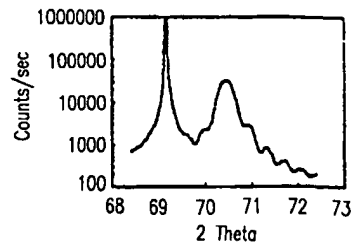
도면 6

700 °C에서 60초동안 RTA 한 후,
69Å Ni/16Å Co/Si 의
고해상도 X 레이 회절 패턴(HRXRD)



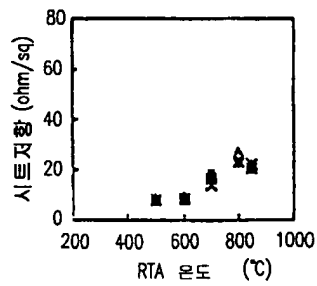
도면 7

850℃에서 60초동안 RTA 한 후,
69Å Ni/16Å Co/Si의
고해상도 X레이 회절패턴(HRXRD)



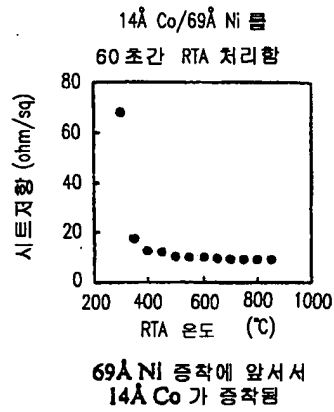
도면 8

RTA of Ni on Si

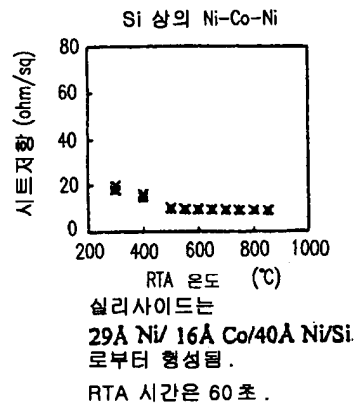


실리사이드는 85Å의
Ni/Si로부터 형성됨
(종래기술)

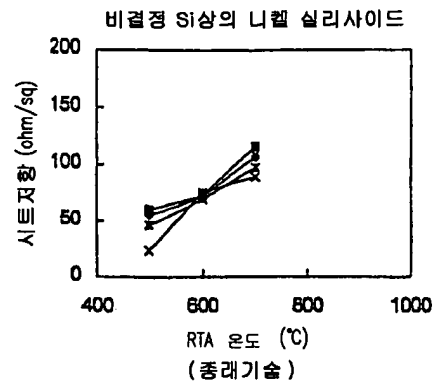
도면 9



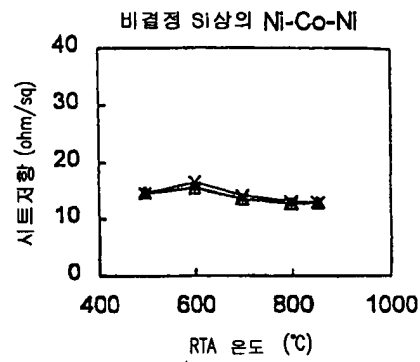
도면 10



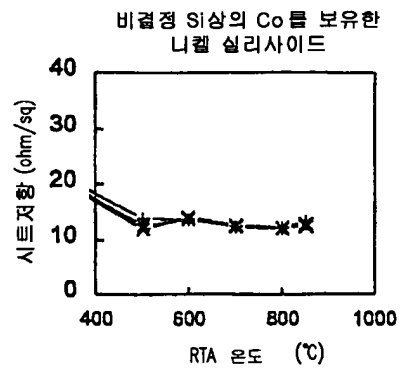
도면 11



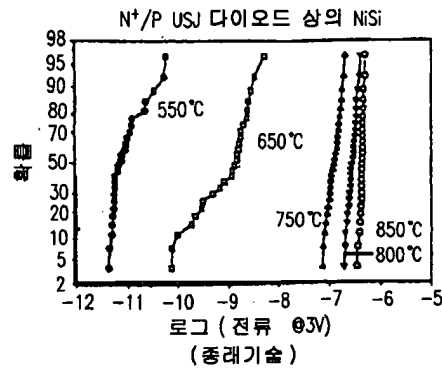
도면 12



도면 13

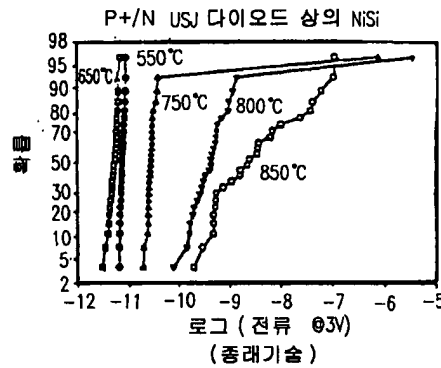


도면 14



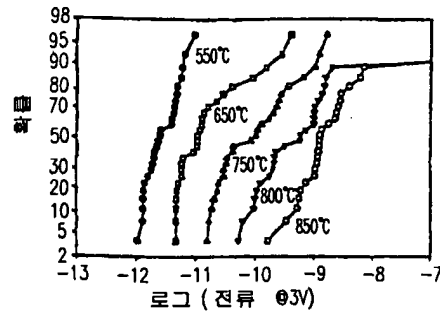
68Å의 Ni로부터 형성된 실리사이드를 보유하는 N⁺/P 다이오드 역 바이어스 누설 전류 분포. 550°C, 650°C, 750°C, 800°C 및 850°C에서 60초 동안 RTA가 연속적으로 수행됨.

도면 15



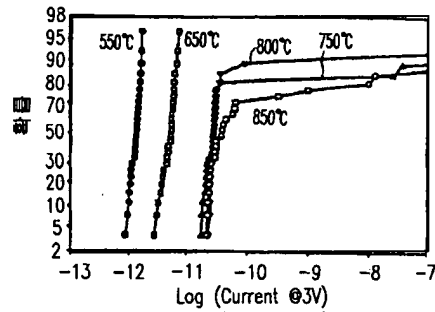
3V에서 68Å의 Ni로부터 형성된 실리사이드를 보유하는 P⁺/N 다이오드 역 바이어스 누설 전류 분포. 활성영역은 100x100μm²임.

도면 16



16Å Co/69Å Ni로부터 형성된 실리콘사이드를 보유하는
접합의 N+/P 역 바이어스 접합 누설 전류 분포.
550°C, 650°C, 750°C, 800°C 및 850°C 에서
RTA 가 연속적으로 수행됨 .

도면 17



16Å Co/69Å Ni로부터 형성된 실리콘사이드를 보유하는
접합으로부터의 P+/N 접합 역 바이어스 누설 전류 분포.
550°C, 650°C, 750°C, 800°C 및 850°C 에서
RTA 가 연속적으로 수행됨 .

도면 18

